

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-258543  
 (43)Date of publication of application : 08.10.1993

(51)Int.Cl.

G11B 33/00  
 G11B 7/00  
 G11B 20/18  
 G11B 25/04  
 G11B 33/12

(21)Application number : 04-085022  
 (22)Date of filing : 09.03.1992

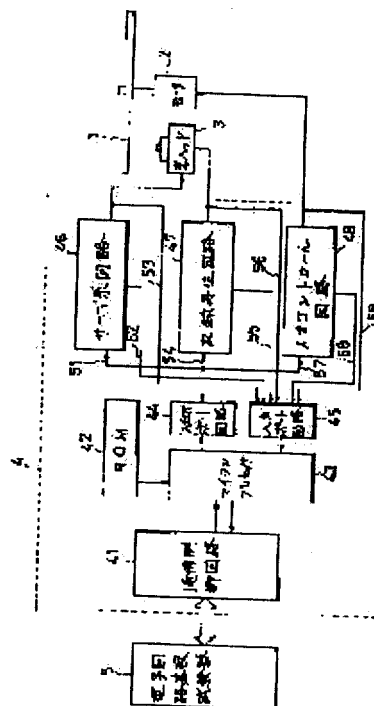
(71)Applicant : NEC GUMMA LTD  
 (72)Inventor : NAKAJIMA SUMI

## (54) OPTICAL DISK DEVICE

(57)Abstract:

PURPOSE: To make a function testing possible in a condition that an electronic circuit board is mounted on the optical disk device by providing a ROM on the electronic circuit board incorporating a farmware for controlling a communication control circuit and a communicating means.

CONSTITUTION: An electronic circuit including a recording/reproducing circuit 47, a servo system circuit 46 and a mechcontrol circuit 48 is mounted on a printed board and incorporated into the device as an electronic circuit board(PGK) 4. This PGK 4 is attached with a communication control circuit 41 for controlling a communication with a PKG tester 5, a microprocessor 43, an I/O port circuit 44 for controlling each circuit, an input port circuit 45 for testing a PKG function from each circuit and a ROM 42 incorporating the farmware. This farmware is used for controlling a communication procedure with the PKG tester 5 and for testing the function of the PKG.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-258543

(43)公開日 平成5年(1993)10月8日

(51)Int.Cl. <sup>4</sup>	識別記号	庁内整理番号	FI	技術表示箇所
G11B 33/00	Z			
7/00	X	9195-5D		
20/18	A	9074-5D		
25/04	101 R			
	Y			

審査請求 未請求 請求項の数1(全5頁) 最終頁に続く

(21)出願番号 特願平4-85022

(22)出願日 平成4年(1992)3月9日

(71)出願人 000165033

群馬日本電気株式会社

群馬県太田市大字西矢島32番地

(72)発明者 中島 寿美

群馬県太田市大字西矢島32番地 群馬日本  
電気株式会社内

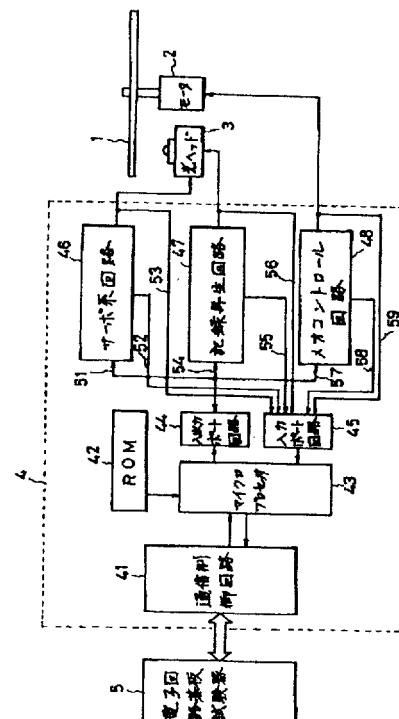
(74)代理人 弁理士 山川 政樹

(54)【発明の名称】 光ディスク装置

(57)【要約】

【目的】 光学的に記録再生を行う光ディスク装置において、電子回路基板が光ディスク装置に搭載された状態でその機能の診断をできるようにした。

【構成】 光ディスク装置において、マイクロプロセッサ43と、記録再生回路47と、サーボ系回路46とを搭載する電子回路基板4にこの電子回路基板4と外部に設けられる電子回路基板試験器5との間で通信制御を行う通信制御回路41と、マイクロプロセッサ43により電子回路基板試験器5との間の通信手順をコントロールするファームウェアおよび電子回路基板4の機能試験を行うファームウェアを含む読み出し用メモリ42とを搭載した。



## 【特許請求の範囲】

【請求項1】 光学的に記録再生を行う光ディスク装置において、装置をコントロールするマイクロプロセッサと、データの記録再生回路と、光ヘッドを制御するサーボ系回路とが電子回路基板に搭載され、かつ前記電子回路基板に外部より接続される電子回路基板試験器との間で通信制御を行う通信制御回路と、電子回路基板試験器との間の通信手順をコントロールするファームウェアおよび前記電子回路基板の機能試験を行うファームウェアを有する読み出し用メモリとが搭載されたことを特徴とする光ディスク装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、光学的に記録再生を行う光ディスク装置に係わり、特に光ディスク装置に搭載される電子回路基板の診断機能を有する光ディスク装置に関するものである。

## 【0002】

【従来の技術】 一般に光学的に記録再生を行う光ディスク装置のコントロールはマイクロプロセッサを使用し、そのチップは他の電子回路とともに電子回路基板（以下、PKGという）に搭載される。このようなPKG部品としての機能試験は、従来PKG単体でしかも専用のPKG試験器を用いて行っていた。

【0003】 このようなPKGの機能を試験する場合、一般にマイクロプロセッサの部分を電氣的に分離して行われ、PKG試験器よりマイクロプロセッサと同様の信号を作り出して周辺の回路を動作させていた。また、PKG単体の試験器では、回路への信号の入出力を電子回路基板試験器（以下、PKG試験器という）の専用端子台より各IC等の電子部品のピンに直接圧接して行っていた。

## 【0004】

【発明が解決しようとする課題】 しかしながら、従来の光ディスク装置におけるマイクロプロセッサを搭載するPKGの機能チェックには、専用のPKG試験器を必要とする上に専用の信号入出力用端子台を設けなければならないので、費用、工数が多く必要であった。また、全てのPKGの回路をチェックしようとすると、PKG試験器の信号入出力用端子台から出すコネクタピンが多くなるので、PKG試験器での接続が複雑になる。また、光ディスク装置で使用されている信号は多種類あり、また、これらは互いに関連しあって動作するので、光ディスク装置と同様の擬似信号をつくることは極めて困難である。

【0005】 したがって本発明は、前述した従来の課題を解決するためになされたものであり、その目的は、電子回路基板が光ディスク装置に搭載された状態でその機能診断をできるようにした光ディスク装置を提供することにある。

## 【0006】

【課題を解決するための手段】 このような目的を達成するために本発明による光ディスク装置は、装置をコントロールするマイクロプロセッサと、データの記録再生回路と、光ヘッドを制御するサーボ系回路とが電子回路基板に搭載され、かつこの電子回路基板に外部より接続される電子回路基板試験器との間で通信制御を行う通信制御回路と、電子回路基板試験器との間の通信手順をコントロールするファームウェアおよびこの電子回路基板の機能試験を行うファームウェアを有する読み出し用メモリとが搭載されて構成される。

## 【0007】

【作用】 本発明においては、電子回路基板が光ディスク装置に搭載された状態でその機能診断が行われる。

## 【0008】

【実施例】 以下、図面を用いて本発明の実施例を詳細に説明する。図1は本発明による光ディスク装置の一実施例による構成を示すブロック図である。同図において、本発明による光ディスク装置は、光ディスク担体1と、この光ディスク担体1を回転させるスピンドルモータ2と、この光ディスク担体1に光学的に情報を記録再生する光ヘッド3とが設けられ、また、記録再生回路47と、光ヘッド3を目的の位置へ移動制御するためのサーボ系回路46と、光ディスク担体1を装填着脱する機構を制御するためのメカコントロール回路48とを含むこれらの電子回路はプリント基板に搭載されて電子回路基板（以下、PKGという）4として装置に組み込まれている。

【0009】 さらにこのPKG4には、電子回路基板試験器（以下、PKG試験器という）5との間で通信制御を行う通信制御回路41と、マイクロプロセッサ43と、各回路に対する制御を行う入出力ポート回路44と、各回路からPKG機能試験のための入力ポート回路45と、ファームウェアを内蔵するROM42とが搭載されている。

【0010】 図2は通信制御回路41の構成を示すブロック図である。同図において、通信制御回路41は、8ビットの2つのポート回路411、412で構成されている。ポート回路412は通信制御のために使用し、コントロールライン202を介してPKG試験器5との間でハンドシェイクによる通信手順の制御を行う。ポート回路411はデータライン201を介してPKG試験器5からテスト内容を区別するパラメータデータおよび装置側でのチェック結果を示すデータの送受を行う。前述の通信制御はマイクロプロセッサ43によって制御される。また、その制御ファームウェアはマイクロプロセッサ43に接続されるROM42に内蔵される。

【0011】 次に自己のPKG4上の機能をチェックする方法およびその構成を図1を用いて説明する。ポート回路45は、例えばサーボ系回路46の途中の信号52

および出力信号53を受けとる。同様に記録再生回路47についても、途中の信号55および出力信号56を受けとる。また、同様にメカコントロール回路48についても途中の信号58および出力信号59を受けとる。マイクロプロセッサ43はポート45を介して各回路から受けとった信号の状態をチェックする。マイクロプロセッサ43が受けとる信号状態は入出力ポート回路44からの制御ラインの信号状態に対応して変化する。

【0012】マイクロプロセッサ43は、16本のアドレスラインを持ち、64キロバイトの空間をアクセスできる。上位32キロバイトの領域(8000"~FFFF" : Hは16進表示を示す)は、マイクロプロセッサ周辺ハードウェアへのコントロールなどの入出力アドレス空間として使用し、下位32キロバイトの領域(0"~7FFF")をファームウェアアドレス空間として割当てマイクロプロセッサ43からは下位15本のアドレスラインがROM42に接続される。

【0013】ROM42は、16本のアドレスラインを有する64キロバイトのメモリ容量のものを使用し、アドレスラインとして下位15本をマイクロプロセッサ43より供給され、最上位アドレスラインを独立にオン/オフすることにより32キロバイト毎の2つのメモリ空間を保有することになる。したがって、マイクロプロセッサ43からは0"~7FFF"までの32キロバイトのROM空間が2つあるように見える。

【0014】この時の切り換え回路を図3に示す。同図に示すようにマイクロプロセッサ43からのアドレスライン0~14は、ROM42のアドレスA0~A14に接続される。抵抗421および接続端子422はROM空間を切り替えるためのコントロールラインを生成する回路であり、このアドレスラインは、ROM42のアドレスA15に接続される。接続端子422をショートあるいはオープンすることによりROM空間を切り替えることができる。

【0015】図4は、ROM42の中でのファームウェアの配置を示す図である。ROM42の下位32キロバイトの空間には、光ディスク装置のコントロール用としてのファームウェアが内蔵され、上位32キロバイトの空間には通信制御用およびPKG4の機能試験用ファーム\*

\* ムウェアが搭載される。

【0016】なお、本実施例におけるROMの容量、チェック用信号の引出し本数、PKG試験器との通信手順の方法など、本発明の主旨を逸脱しない限り変更は可能である。

【0017】

【発明の効果】以上説明したように本発明の光ディスク装置によれば、光ディスク装置に電子回路基板が搭載されたままで、電子回路基板の機能試験ができるため、電子回路基板の機能をチェックする専用の電子回路基板試験器の信号入出力端子台を作る必要がなくなり、また、電子回路基板試験器の機能も簡単なものでよく、さらに光ディスク装置で使用されている信号を使用するので、擬似信号を作る必要がなくなる。その上、あらゆる電子回路基板の回路をチェックすることができるなどの極めて優れた効果が得られる。

【図面の簡単な説明】

【図1】本発明による磁気ディスク装置の一実施例による構成を示すブロック図である。

【図2】通信制御回路の構成を示すブロック図である。

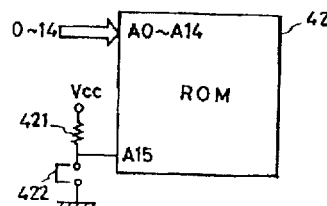
【図3】ROMのアドレス空間の切り替え回路を示す図である。

【図4】ROMの中のファームウェアの配置を示す図である。

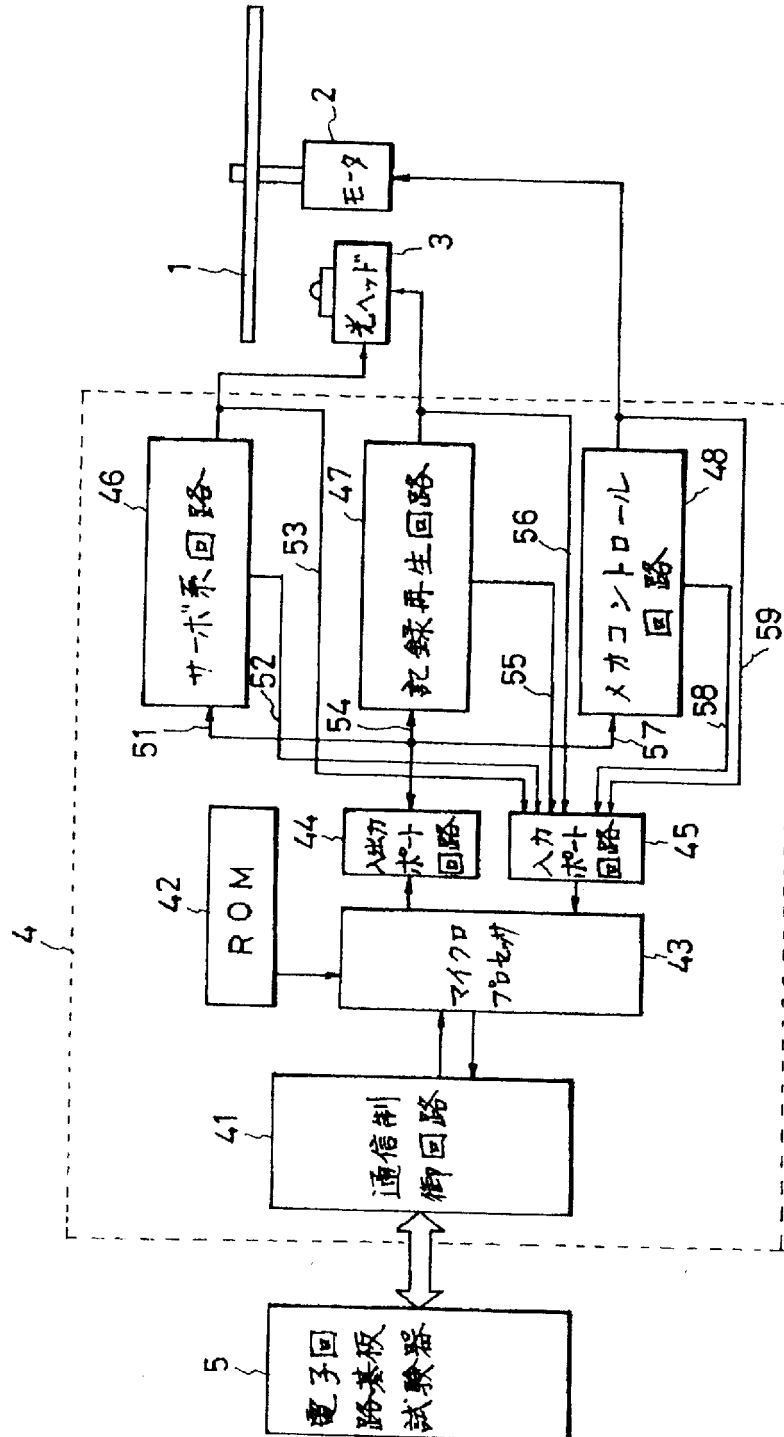
【符号の説明】

- |    |                        |
|----|------------------------|
| 1  | 光ディスク担体                |
| 2  | モータ                    |
| 3  | 光ヘッド                   |
| 4  | 電子回路基板 (PKG)           |
| 5  | 電子回路基板 (PKG) 試験器       |
| 41 | 通信制御回路                 |
| 42 | ROM                    |
| 43 | マイクロプロセッサ              |
| 44 | 各回路に対する制御を行う入出力ポート回路   |
| 45 | 各回路からPKG機能試験の為の入力ポート回路 |
| 46 | サーボ系回路                 |
| 47 | 記録再生回路                 |
| 48 | メカコントロール回路             |

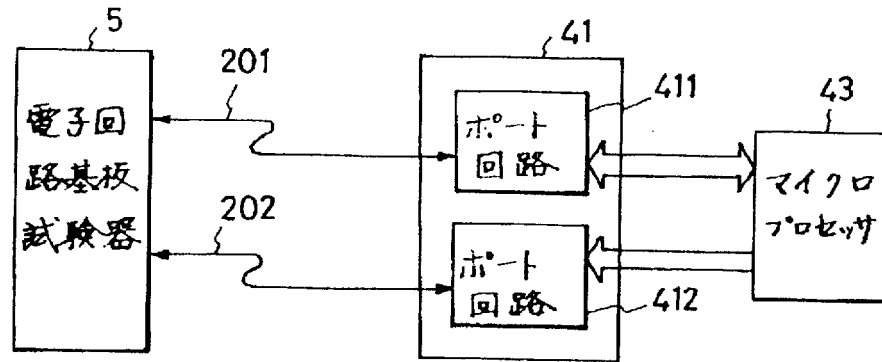
【図3】



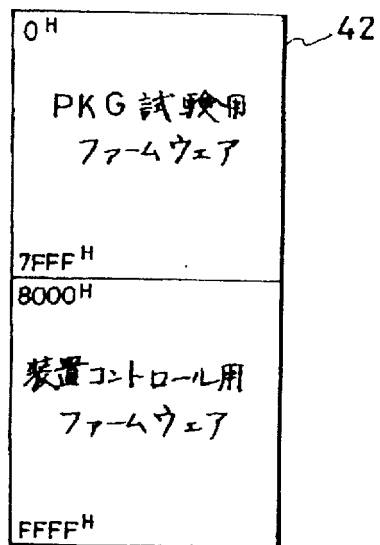
【図1】



【図2】



【図4】



フロントページの続き

(51) Int. Cl.<sup>5</sup>

G 1 1 B 33/12

識別記号

3 0 4

庁内整理番号

F I

技術表示箇所